

**IN THE UNITED STATES PATENT AND TRADEMARK OFFICE**

In re PATENT APPLICATION of :  
Daisuke INOMATA :  
Serial No.: [NEW] : Mail Stop Patent Application  
Filed: December 17, 2003 : Attorney Docket No. OKI.604  
For: SEMICONDUCTOR DEVICE :

**CLAIM OF PRIORITY**

U.S. Patent and Trademark Office  
2011 South Clark Place  
**Customer Window, Mail Stop Patent Application**  
Crystal Plaza Two, Lobby, Room 1B03  
Arlington, VA 22202

Sir:

Applicant, in the above-identified application, hereby claims the priority date under the International Convention of the following Japanese application:

Appln. No. 2003-318501 filed September 10, 2003

as acknowledged in the Declaration of the subject application.

A certified copy of said application is being submitted herewith.

Respectfully submitted,

VOLENTINE FRANCOS, PLLC



Adam C. Volentine  
Registration No. 33,289

12200 Sunrise Valley Drive, Suite 150  
Reston, Virginia 20191  
Tel. (703) 715-0870  
Fax. (703) 715-0877

Date: December 17, 2003

日本特許庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日      2003年 9月10日  
Date of Application:

出願番号      特願2003-318501  
Application Number:

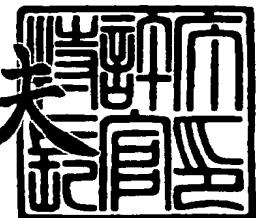
[ST. 10/C] :      [JP2003-318501]

出願人      沖電気工業株式会社  
Applicant(s):

2003年12月5日

特許庁長官  
Commissioner,  
Japan Patent Office

今井康夫



**【書類名】** 特許願  
**【整理番号】** KT000515  
**【提出日】** 平成15年 9月10日  
**【あて先】** 特許庁長官 今井 康夫 殿  
**【国際特許分類】** G03F 9/00  
                           H01L 21/027  
  
**【発明者】**  
**【住所又は居所】** 東京都港区虎ノ門1丁目7番12号 沖電気工業株式会社内  
**【氏名】** 猪股 大介  
  
**【特許出願人】**  
**【識別番号】** 000000295  
**【氏名又は名称】** 沖電気工業株式会社  
  
**【代理人】**  
**【識別番号】** 100095957  
**【弁理士】**  
**【氏名又は名称】** 亀谷 美明  
**【電話番号】** 03-5919-3808  
  
**【選任した代理人】**  
**【識別番号】** 100096389  
**【弁理士】**  
**【氏名又は名称】** 金本 哲男  
**【電話番号】** 03-3226-6631  
  
**【選任した代理人】**  
**【識別番号】** 100101557  
**【弁理士】**  
**【氏名又は名称】** 萩原 康司  
**【電話番号】** 03-3226-6631  
  
**【手数料の表示】**  
**【予納台帳番号】** 040224  
**【納付金額】** 21,000円  
  
**【提出物件の目録】**  
**【物件名】** 特許請求の範囲 1  
**【物件名】** 明細書 1  
**【物件名】** 図面 1  
**【物件名】** 要約書 1  
**【包括委任状番号】** 9707549  
**【包括委任状番号】** 9707550  
**【包括委任状番号】** 9707551

【書類名】特許請求の範囲

【請求項1】

基板上に形成され、合わせマークを含む半導体装置であって、

前記基板の面に平行な面内における前記合わせマークのパターンの形状は、多角形から角部を除外して得られる前記多角形の辺からなる形状であることを特徴とする半導体装置。

【請求項2】

前記多角形は矩形であることを特徴とする請求項1に記載の半導体装置。

【請求項3】

前記合わせマークのパターンの幅は0.6～0.8μmであることを特徴とする請求項1または2に記載の半導体装置。

【請求項4】

前記合わせマークのパターンを構成する金属膜と、

前記金属膜の上層に形成されて前記金属膜の酸化を防止するカバー膜と、を含むことを特徴とする請求項1～3のいずれか1項に記載の半導体装置。

【請求項5】

前記基板の面に平行な面内における前記カバー膜のパターンの形状は、多角形から角部を除外して得られる前記多角形の辺からなる形状であることを特徴とする請求項4に記載の半導体装置。

【請求項6】

前記カバー膜のパターンの幅は、前記金属膜により形成されるパターンの幅より片側で1～数μm広いことを特徴とする請求項4または5に記載の半導体装置。

【請求項7】

前記カバー膜はイリジウム系金属からなることを特徴とする請求項4～6のいずれか1項に記載の半導体装置。

【書類名】明細書

【発明の名称】半導体装置

【技術分野】

【0001】

本発明は、半導体装置に関し、より詳しくは、フォトリソグラフィ工程で用いられる合わせマークを含む半導体装置に関するものである。

【背景技術】

【0002】

従来、半導体装置には、金属酸化物強誘電体（以下、強誘電体という）及び金属酸化物常誘電体（以下、高誘電体という。本明細書において、高誘電体とは比誘電率が約10以上の常誘電体のことをいう。）が用いられている。以降、強誘電体を使用した半導体装置を中心に説明する。

【0003】

強誘電体を用いた半導体装置において、強誘電体膜としては、Bi（ビスマス）層状化合物であるSrBi<sub>2</sub>Ta<sub>2</sub>O<sub>9</sub>（以下、この物質の組成を変えたもの、及びNb（ニオブ）に代表される添加物を加えた、あるいは置換した一連の化合物群をSBTと称する）やチタン酸ジルコン酸鉛：Pb(Zr<sub>1-x</sub>Ti<sub>x</sub>)O<sub>3</sub>（以下、この化合物の組成を変えたもの、及びLa（ランタン）やCa（カルシウム）等の添加物を加えた一連の化合物群をPZTと称する）を用いたものが現在実用化されている。また検討段階の強誘電体材料としては、BLTと呼ばれるチタン酸ビスマスにLa（ランタン）を添加したものや、以上に述べた強誘電体材料にその他の誘電体材料を固溶したもの等がある。いずれの場合も酸化物結晶として強誘電体特性を示すため、酸素雰囲気中での熱処理を必要とするという点で共通しており、本発明によって同等の効果を得る。よって、以降の説明においては、強誘電体膜、特にSBT膜を使用した場合を詳述する。

【0004】

SBTをはじめとする強誘電体は、上述したように全て金属酸化物結晶であり、それらの材料を結晶化させる際や、後工程におけるスパッタやエッチング加工時等のプロセスダメージを回復させるために、600℃から800℃という高温熱処理を必要としている。しかも多くの場合これらの熱処理は酸素雰囲気中で行われる。このため、強誘電体キャパシタを形成する以前に作成した半導体装置において、W（タンゲステン）等の配線やコンタクト構造を有している場合、酸素雰囲気下で容易に酸化されてしまい、酸化されると導電性を失うため、何らかの酸化防止の対策が必要になる。

【0005】

一方、上記の誘電体を含む半導体装置は、フォトリソグラフィ工程を経て製造されるが、その工程では、下地で形成したパターンとこれから形成するパターンを精密に重ねる（合わせる）必要があるため、デバイスパターンとは別に、合わせを精密に行うことのみを目的とした合わせマークを構成するパターンも同時に作成する。この合わせマークの主要なものを大別すると、露光機を用いてレジスト（感光剤）を露光する際に露光機で読み取る粗合わせ用マーク（サーチマーク）と、精密合わせ用マーク（ファインマーク），及び露光、現像後に合わせ測定器を用いて、合わせずれを検出するための合わせ測定用マークの3種類になる。これらの合わせマークは、半導体装置の機能には直接関与しないが、それを製造する際には必要不可欠である。

【0006】

主要な合わせマークの種類は上述のように3種類あるが、それぞれの問題点やその解決のための対策はすべて同様なため、以後、合わせ測定用マークについて説明する。図5は、従来の半導体装置の合わせ測定用マークの代表的な構造の模式図であり、図5(a)はその概略平面図を示し、図5(b)は図5(a)のG-G線に沿った断面図を示す。図5(a)に示すように、合わせ測定用マークは、OUT-BOX900とIN-BOX910の2つのパターンから作られており、OUT-BOX900のパターン形状は矩形の外形に所定幅をもたせた形状となっており、IN-BOX910のパターン形状は矩形状で

あり、IN-BOX910はOUT-BOX900内部に配置されている。

#### 【0007】

例えば、下地となる第1のパターン層と、これから形成する第2のパターン層を合わせる場合を考える。まず、第1のパターン層でOUT-BOX900を形成しておき、次に第2のパターン層のフォトリソグラフィ工程で、IN-BOX910を形成する。ここで、例えば第2のパターン層によるIN-BOX910はレジストで形成されるとする。このOUT-BOX900とIN-BOX910で構成された合わせ測定用マークを合わせ測定器で測定することにより、第1のパターン層と第2のパターン層の相対的な合わせずれ量を検出する。そのずれ量が規格値より大きい場合には、レジストを全面除去し、得られた合わせ補正值を用いて再度、第2のパターン層を形成する。なお、逆に、第1のパターン層でIN-BOX910を形成した場合は、第2のパターン層でOUT-BOX900を形成し、同様に合わせずれ量を検出し、以降同様の作業を行う。

#### 【0008】

図5は、第1のパターン層がコンタクトホールを形成する層であり、そのコンタクトエッティング時に同時にOUT-BOXを形成し、それ以降の工程でIN-BOXを形成した場合に相当する図である。図5（b）に示す構造は、以下に述べる作製方法により作られる。まず、コンタクトホールエッティング工程にて層間の絶縁膜901にコンタクトホールを形成する。その後、例えばTi/TiN（チタン／窒化チタン）等によるバリアメタルを形成し、さらにW-CVD（Tungsten Chemical Vapor Deposition）によるW膜（タンゲステン膜；以下W膜と称する）を形成する。これらバリアメタルおよびW膜にエッティング法あるいはCMP（Chemical Mechanical Polishing）法を用いてコンタクトホール内のみに金属膜902を形成する。この時、マーク領域は、エッチバック法を用いた場合には図5（b）に示すように、サイドウォール状に金属層が残留し、CMP法を用いた場合にはさらに広域な範囲に金属層が残留する。その後、層間の絶縁膜903を形成し、第2のパターン層によるIN-BOXを形成する。絶縁膜903には例えばシリコン窒化膜が用いられる。あるいは、第1のパターン層形成後、層間の絶縁膜903を形成せずに直接キャパシタ電極を形成することもあり、その場合には、図5（b）に示す絶縁膜903は、キャパシタ電極膜になる。

#### 【0009】

図5のようにサイドウォール状の段差部をシリコン窒化膜あるいはキャパシタ電極で被覆しても、強誘電体形成に伴う酸素雰囲気中での熱処理により、図6に示すように、W（タンゲステン）は激しく酸化してマーク形状が歪んでしまう。図6（a）はIN-BOXの形状が歪んだ例であり、図6（b）はOUT-BOXの形状が歪んだ例であり、共に光学顕微鏡による写真である。このように、マーク形状も歪んでしまうと、合わせマークとしての機能を果たせないばかりでなく、後工程でのパーティクルの発生・剥離、等、半導体装置の製造上、非常に重大な問題を引き起こす。また、図7は、マーク部分が酸化した時のFIB（Focused Ion Beam：集束イオンビーム加工機）による断面写真であり、W膜が酸化膨張し、上層膜を突き破っている様子を示している。

#### 【0010】

本願発明に関連する公知文献としては、下記の特許文献1がある。特許文献1には、半導体集積回路以外のパターンであるアクセサリパターンを複数の部分パターンの集合に置き換えることに関する記載がある。

#### 【0011】

【特許文献1】特開2000-171966号公報

#### 【発明の開示】

#### 【発明が解決しようとする課題】

#### 【0012】

上記のマーク部分の酸化・剥離の問題に加え、図5に示すOUT-BOX900のような、パターン形状が矩形の外形形状のパターンでは、その角部のパターン幅は辺部分のパ

ターン幅より大きくなるため、角部でボイドが生じやすいという問題があった。ボイドが生じると、後工程において、WエッチバックやW-CMPを行う際、そのエッチバック量やCMP研磨量が増すことになり、ウエハ面内の均一性低下の要因となる。

### 【0013】

そこで、本発明は、このような問題に鑑みてなされたもので、その目的とするところは、合わせマーク機能を有し、且つ合わせマーク領域のボイドの問題が解決された、新規かつ改良された半導体装置を提供することにある。

### 【課題を解決するための手段】

#### 【0014】

上記課題を解決するために、本発明のある観点によれば、基板上に形成され、合わせマークを含む半導体装置であって、基板の面に平行な面内における合わせマークのパターンの形状は、多角形から角部を除外して得られる多角形の辺からなる形状であることを特徴とする半導体装置が提供される。かかる構成によれば、合わせマークのパターン形状は、ボイドの生じやすい角部が除外された形状となるため、従来生じていたボイドの問題を解決できる。また、上記の多角形の辺を構成する線分状のパターンを用いて合わせずれ検出等を行うことができるので、合わせマークとしての機能も果たすことができる。

#### 【0015】

その際に、多角形は矩形とすれば、単純な形状であるため形成容易であり、且つ矩形の直交する2辺に相当するパターンを用いて基板の面に平行な面内の2次元的な合わせずれ検出を容易に行うことができる。また、合わせマークのパターンの幅は0.6～0.8μmであることが好ましい。0.6μm未満とすると、合わせ測定時の測定精度に支障を来す。0.8μm以上とすると、W-CVD時のW膜厚を0.6μm程度以上にする必要があり、その際のエッチバックあるいはCMP時のウエハ面内ばらつきを考慮すると0.8μm程度が上限となる。

#### 【0016】

また、上記半導体装置は、合わせマークのパターンを構成する金属膜と、金属膜の上層に形成されて金属膜の酸化を防止するカバー膜と、を含むことが好ましい。かかる構成によれば、カバー膜によって合わせマークを構成する金属膜の酸化、剥離を防止することができる。したがって、マーク形状が歪むことなく、合わせマークとしての機能を果たすことができる。

#### 【0017】

基板の面に平行な面内におけるカバー膜のパターンの形状は、多角形から角部を除外して得られる多角形の辺からなる形状であることが好ましい。通常、カバー膜は絶縁膜の上に形成されるが、カバー膜はこの下層の絶縁膜と密着性が良くなく、絶縁膜上に広い範囲で被着されていると、後工程において剥離を起こし易くなる。よって、上記のように金属膜を覆うために必要最小限となるよう金属膜と同様のパターン形状とすることにより、耐酸化性を維持しつつ、後工程での剥離に対しても防止効果を得ることができる。

#### 【0018】

上記カバー膜のパターンの幅は、金属膜により形成されるパターンの幅より片側で1～数μm広いことが好ましい。かかる構成によれば、適度な被覆面積を得ることができ、耐酸化性を維持しつつ、後工程での剥離に対しても効果を得ることができる。

#### 【0019】

また、カバー膜はイリジウム系金属からなることが好ましい。イリジウム系金属は強誘電体キャパシタの下部電極の材質ともなりうるので、イリジウム系金属を採用した場合には、1つの工程でカバー膜と下部電極両方を形成することができる。

### 【発明の効果】

#### 【0020】

以上のように本発明の半導体装置によれば、合わせマーク機能を有し、且つ従来生じていた合わせマーク領域のボイドの問題を解決することができる。

### 【発明を実施するための最良の形態】

## 【0021】

以下に添付図面を参照しながら、本発明の好適な実施の形態について詳細に説明する。なお、本明細書及び図面において、実質的に同一の機能構成を有する構成要素については、同一の符号を付することにより重複説明を省略する。

## 【0022】

本発明の典型的な態様にかかる半導体装置は、基板上に形成され、合わせマークを含む。基板の面に平行な面内における合わせマークのパターンの形状は、多角形から角部を除外して得られる多角形の辺からなる形状となる。この合わせマークのパターンは金属膜により構成される。また、本発明の典型的な態様にかかる半導体装置では、この金属膜の上層に金属膜の酸化を防止するカバー膜が形成される。

## 【0023】

本発明の第1の実施の形態にかかる半導体装置について、図1を参照しながら説明する。この半導体装置は、基板上に形成され、合わせマークを含む。図1はその合わせマークの構成を示す図であり、図1(a)はその概略平面図であり、図1(b)は図1(a)のA-A線に沿った断面図であり、図1(c)は図1(a)のB-B線に沿った断面図である。本実施の形態における半導体装置は、図1(a)に示すような、OUT-LINE100およびIN-LINE110の合わせマークを含む。基板の面に平行な面内におけるOUT-LINE100、IN-LINE110のパターン形状は共に、矩形から4つの角部(4隅)を除外して得られる4本の辺からなる形状をしている。ただし、IN-LINE110のパターン形状の元となる矩形の方が、OUT-LINE100のものより小さく、IN-LINE110はOUT-LINE100の内側に位置している。OUT-LINE100、IN-LINE110を構成するパターンの幅は全て均一で0.6~0.8μmであり、後述するように金属膜により形成されている。

## 【0024】

また、OUT-LINE100、IN-LINE110それぞれの上層にはこれらを覆って金属膜の酸化を防止するためのカバー膜120、130が形成されている。カバー膜120、130は共に、矩形の外形からなるパターン形状を有し、イリジウム系金属からなり、それが覆うOUT-LINE100とIN-LINE110のパターン幅より、片側で1~数μm広いパターン幅を有するよう形成されている。ここでは、片側で1μmずつ広く、全幅で2μm広く形成されている。

## 【0025】

図1に示す合わせマークは、合わせ測定用マークであり、下地となる第1のパターン層と、これから形成する第2のパターン層を合わせる場合に用いられる。例えば、第1のパターン層でOUT-LINE100を形成しておき、次に第2のパターン層でIN-LINE110を形成する。このOUT-LINE100とIN-LINE110で構成された合わせ測定用マークを合わせ測定器で測定することにより、第1のパターン層と第2のパターン層の相対的な合わせずれ量を検出する。そのずれ量が規格値より大きい場合には、第2のパターン層を全面除去し、得られた合わせ補正值を用いて再度、第2のパターン層を形成する。

## 【0026】

次に図1(b)、図1(c)に示す構造を作製する方法の一例について説明する。まず、コンタクトホールエッチング工程にて層間の絶縁膜101にコンタクトホールを形成し、W(タンクステン)膜等の金属膜102をCVD法で形成する。このようにして、合わせマーク領域にOUT-LINE100を溝幅0.6~0.8μm程度にて形成する。その後、層間の絶縁膜103を被着する。その後、OUT-LINE100と目合わせを行う工程で、IN-LINE110をフォトレジストで形成し、それをチェックする。ここで、IN-LINE110についてもOUT-LINE100と同様に、絶縁膜103に溝幅を0.6~0.8μm程度に細線化して形成する。次に、そのレジストパターンにてエッチング加工を行い、さらにW等の金属膜104をCVD法で形成し、全面エッチバックあるいはCMPにより、コンタクトホール内以外の金属膜を除去する。なおここでは、

OUT-LINE100を形成してからIN-LINE110を形成するようにしたが、両者を入れ替てもよい。

### 【0027】

その後、酸素バリア性のあるカバー膜120、130を、マーク部の溝幅に対して大きい幅、例えばプラス1～数 $\mu$ m程度大きい幅となるよう、マーク部の上層に堆積する。ここで、カバー膜120、130の材質にはイリジウム系金属を用いている。

### 【0028】

本実施の形態の合わせマークは、矩形の輪郭から4つの角を除外して得られる辺からなるパターン形状を有する。すなわち、矩形の外形から4隅をカットした線分状のパターンにより構成される形状を有する。比較例を用いて後述するように、4隅を有する矩形の輪郭状のパターン形状の場合は、4隅部分のパターン幅が辺部分のパターン幅の $\sqrt{2}$ 倍になるため、パターン幅の異なる部分が生じ、ボイドが発生しやすくなる。しかし、本実施の形態における合わせマークのパターン形状では、このようなパターン幅が異なる部分を除外しているため、合わせマーク部のパターン幅は均一となり、従来生じていたW-CVD時のボイドの発生を本質的に抑えることができる。このパターン形状によって、本来の目的である合わせ測定に支障が生じることは一切なく、合わせマークとしての機能を維持することができる。また、矩形を採用したことで、矩形の直交する2辺に相当するパターンを用いて、基板の面に平行な面内の2次元的な合わせずれ検出を容易に行うことができる

### 【0029】

また、本実施の形態では、OUT-LINE100とIN-LINE110のパターン幅は全て均一であり、その幅は0.6～0.8 $\mu$ mとしている。このように細線化したことにより溝が金属で埋まり、本実施の形態では、図5(b)に示したようなマーク部の段差形状がなくなる。従来では酸素防止用の成膜をしてもこの段差部で被覆の状態が良くないために酸素の拡散を防ぎきれず酸化の問題が発生していたが、本実施の形態では細線化して段差を無くしたため、このような問題を回避できる。なお、パターン幅が0.6 $\mu$ m未満では合わせ測定時の測定精度に支障を来し、0.8 $\mu$ m以上ではW-CVD時のW膜厚を0.6 $\mu$ m程度以上にする必要があり、エッチバックあるいはCMP時のウエハ面内ばらつきを考慮すると0.8 $\mu$ m程度が上限となると考えられる。

### 【0030】

さらにまた、本実施の形態では、カバー膜120、130を設けることにより、従来生じていた合わせマークの酸化・剥離を防止することができる。したがって、マーク形状が歪むことはなく、合わせマークとしての機能を果たすことができる。カバー膜120、130は、OUT-LINE100とIN-LINE110のパターン幅より、片側で1～数 $\mu$ m広く形成されている。カバー膜は、下層の絶縁膜と密着性が良くないため、絶縁膜上に広い範囲で被着されると、後工程において剥離を起こし易くなるが、逆に覆う領域を狭くしすぎると、酸素の周り込み(拡散)により酸化防止機能が低下してしまう。よって、上記のような幅でカバー膜を形成することにより、耐酸化性を維持しつつ、後工程での剥離に対しても効果を得ることができる。ここで、カバー膜120、130の材質としてイリジウム系金属膜を採用している。イリジウム系金属は強誘電体キャパシタの下部電極の材質ともなりうるので、1つの工程でカバー膜と下部電極両方を形成することができる。

### 【0031】

次に、本発明の第2の実施の形態にかかる半導体装置について、図2を参照しながら説明する。図2は、本発明の第2の実施の形態にかかる半導体装置の構成を示す概略平面図である。本実施の形態では、第1の実施の形態と比べて、カバー膜のパターン形状のみが異なり、その他の部分は同様である。以下、この点に注目して説明し、第1の実施の形態と同様の点については重複説明を省略する。

### 【0032】

本実施の形態における合わせマークは、図2に示すように、OUT-LINE200とIN-LINE210のパターンからなり、基板の面に平行な面内におけるこれらのパタ

ーンの形状や材質等の構成は、第1の実施の形態のOUT-LINE100とIN-LINE110と同様である。また、図2のC-C線に沿った断面、D-D線に沿った断面は、第1の実施の形態において示された図1 (b)、図1 (c)と同様の構成であり、その作製方法も同様である。

### 【0033】

OUT-LINE200、IN-LINE210それぞれの上層にはこれらを覆うようにこれらを構成する金属の酸化を防止するためのカバー膜220、230が形成されている。基板の面に平行な面内におけるカバー膜220、230のパターン形状は共に、矩形から4つの角部(4隅)を除外して得られる4本の辺からなる形状をしている。すなわち、カバー膜220、230は、OUT-LINE200、IN-LINE210と同様のパターン形状を有するが、その寸法はそれが覆うOUT-LINE200とIN-LINE210のパターンに対し、片側で1～数 $\mu$ m広くなるよう構成されている。

### 【0034】

カバー膜は、下層の絶縁膜と密着性が良くないため、絶縁膜上に広い範囲で被着されると、後工程において剥離を起こし易くなるが、逆に覆う領域を狭くしすぎると、酸素の周り込み(拡散)により酸化防止機能が低下してしまう。よって、金属膜のパターン幅より片側で1～数 $\mu$ m広い幅でカバー膜を形成することにより、耐酸化性を維持しつつ、後工程での剥離に対しても効果を得ることができる。本実施の形態は、上記点を考慮してカバー膜のパターン形状をさらに最適化するよう改良したものである。応力解析を行うと、矩形の角である4隅の部分に最も応力集中が起こりやすく、実際の試作においても、最もこの4隅部分に膜浮き等の異常が観測された。よって、この4隅をカットした形状を採用することで、酸化防止機能は変わらず、且つ、後工程において重要な膜密着性の向上、すなわち剥離防止効果の向上を図ることができる。

### 【0035】

図3は、上記第1、第2の実施の形態に対する比較例の半導体装置の概略平面図である。この比較例の半導体装置は合わせマークを有し、合わせマークはOUT-BOX800とIN-BOX810により構成される。OUT-BOX800とIN-BOX810はともに矩形の外形からなるパターン形状を有する。また、OUT-BOX800とIN-BOX810の上層にはこれらを覆うようにともに矩形の外形のパターン形状を有する酸化防止用のカバー膜820、830が形成されている。すなわち、図3に示す比較例は、第1の実施の形態の合わせマークを4隅を除外しない形状に変更したものに相当する。この比較例における他の構成である、パターン幅や材質等は第1の実施の形態と同様である。また、図3のE-E線に沿った断面、F-F線に沿った断面は、第1の実施の形態において示された図1 (b)、図1 (c)と同様の構成であり、その作製方法も同様である。

### 【0036】

比較例では、OUT-BOX800とIN-BOX810の直線部分のパターン幅は均一であるが、その角部のパターン幅は直線部分の $\sqrt{2}$ 倍になる。このようにパターン幅が大きくなる部分があり、パターン幅が不均一であるため、W-CVD時に大きなボイドが生じる。図4は、図3の角部L部に生じたボイドを示すSEM(Scanning Electron Microscope；走査型電子顕微鏡)による写真である。このボイドが生じる問題は、W-CVDの膜厚をパターン幅をaとしたとき、 $(a\sqrt{2})/2$ 以上形成すれば、ある程度抑制することができるが、本質的にボイドが生じやすい状況であることに変わりはない。ボイドが生じると、後工程において、WエッチバックやW-CMPを行う際、そのエッチバック量やCMP研磨量が増すことになり、ウエハ面内の均一性低下の要因となっていた。

### 【0037】

以上、添付図面を参照しながら本発明の好適な実施形態について説明したが、本発明は係る例に限定されることは言うまでもない。当業者であれば、特許請求の範囲に記載された範疇内において、各種の変更例または修正例に想到し得ることは明らかであり、それ

らについても当然に本発明の技術的範囲に属するものと了解される。

【0038】

上記実施の形態では、合わせ測定用マークに適用した場合を例にとり説明したが、その他の粗合わせ用マークや精密合わせ用マーク等の合わせマークにも本発明は適用可能である。また、上記実施の形態では、多角形として矩形を例にとり説明したが、これに限定されるものではなく、単なる四角形や六角形等、別の形状の多角形であってもよい。

【0039】

本発明は、強誘電体を用いた半導体装置および高誘電体を用いた半導体装置の双方について適用可能であり、また、一般的な半導体装置においても、例えば熱酸化膜の形成工程など、酸素雰囲気で熱処理を行うもの全てについても適用可能である。

【産業上の利用可能性】

【0040】

本発明は、半導体装置に適用可能であり、特に強誘電体、あるいは金属酸化物常誘電体を用いた半導体装置を製造する際、フォトリソグラフィ工程で用いられる合わせマークを有する半導体装置に適用可能である。

【図面の簡単な説明】

【0041】

【図1】本発明の第1の実施の形態にかかる半導体装置の合わせマークの構成を示す図であり、図1(a)は概略平面図、図1(b)は図1(a)のA-A線に沿って切開した断面図、図1(c)は図1(a)のB-B線に沿って切開した断面図である。

【図2】本発明の第2の実施形態にかかる半導体装置の合わせマークの構成を示す概略平面図である。

【図3】比較例として従来の半導体装置の合わせマークの構成を示す概略平面図である。

【図4】図3のL部に発生したボイドを示すSEMによる写真である。

【図5】従来の半導体装置の合わせマークの構成を示す図であり、図5(a)は概略平面図、図5(b)は図5(a)のG-G線に沿って切開した断面図である。

【図6】従来の半導体装置の合わせマークにおいて、酸化により形状不良を起こしたものの光学顕微鏡による写真であり、図6(a)はIN-BOXに関する例、図6(b)はOUT-BOXに関する例である。

【図7】従来の半導体装置の合わせマークにおいて、酸化により形状不良を起こしたもののFIBによる断面写真である。

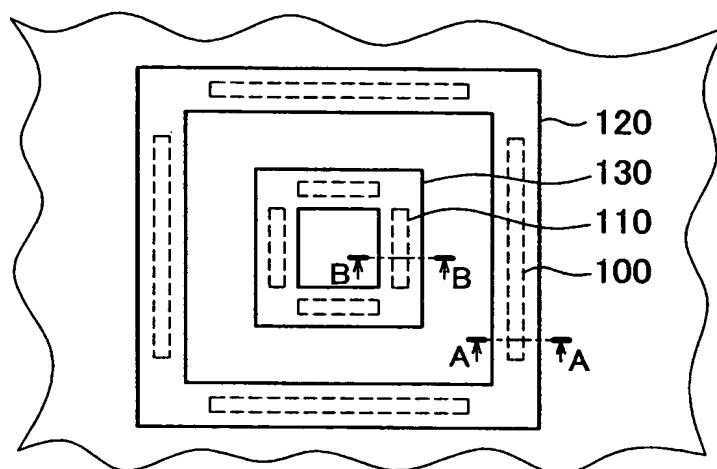
【符号の説明】

【0042】

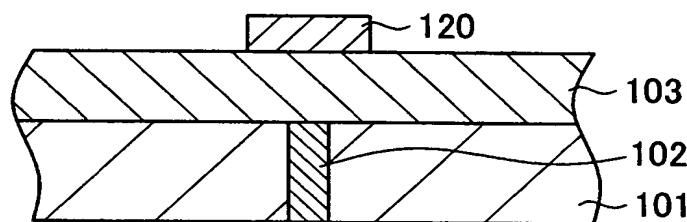
100	OUT-LINE
101, 103	絶縁膜
102, 104	金属膜
110	IN-LINE
120, 130	カバー膜

【書類名】図面

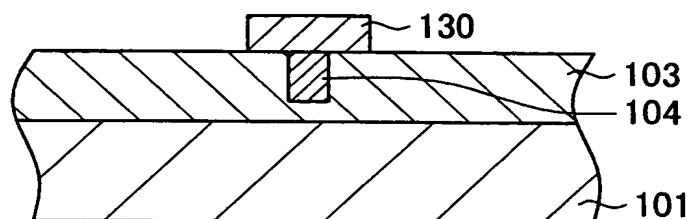
【図 1】



(a)

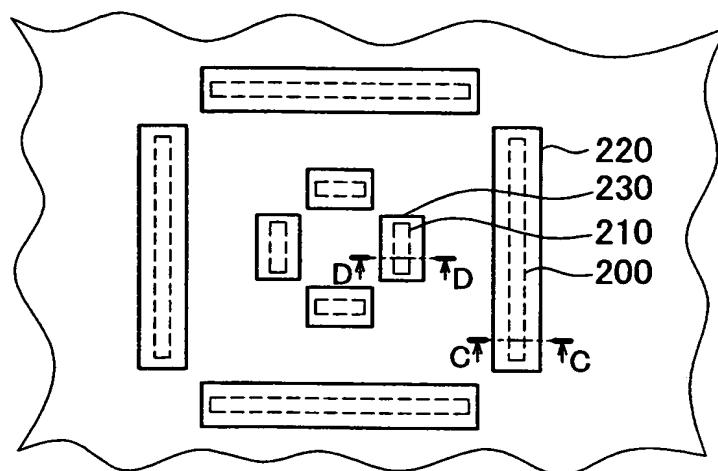


(b)

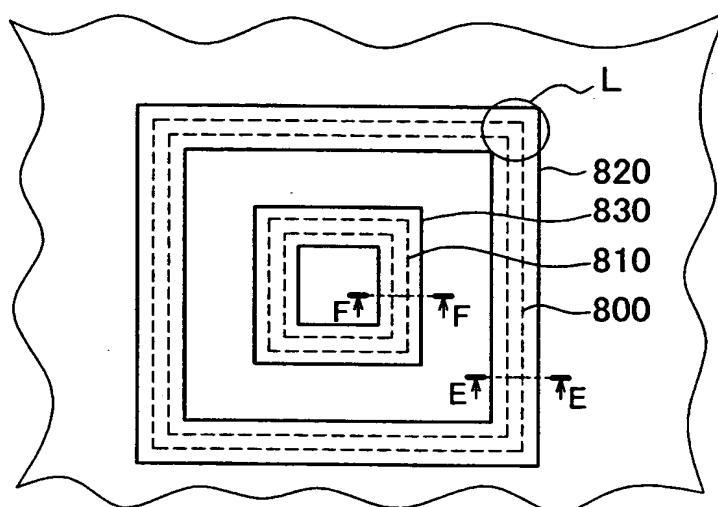


(c)

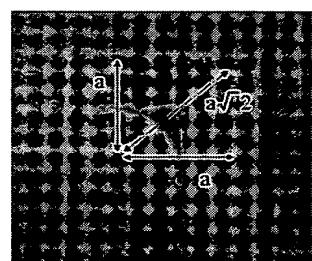
【図2】



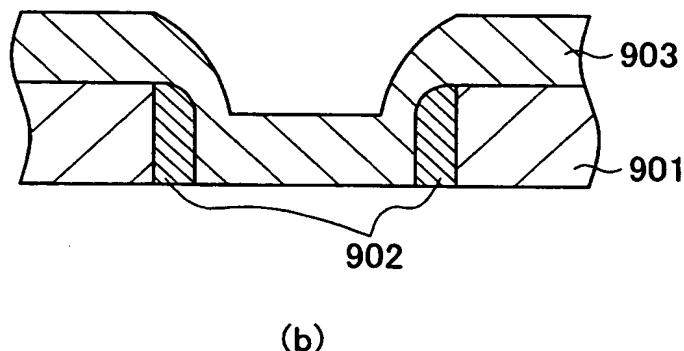
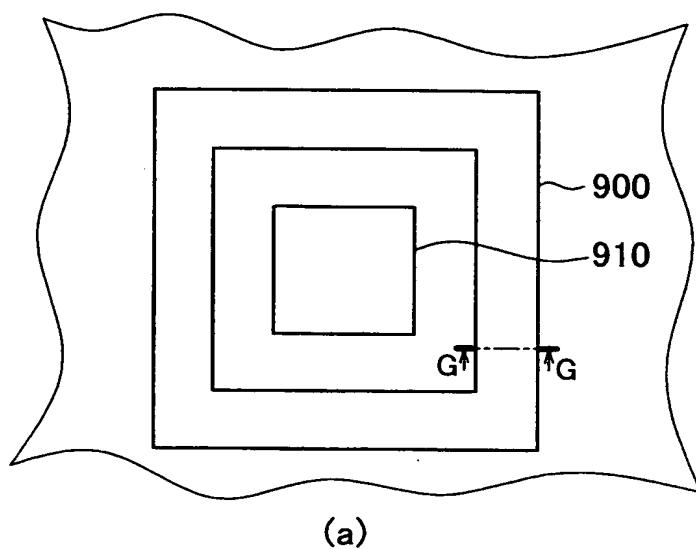
【図3】



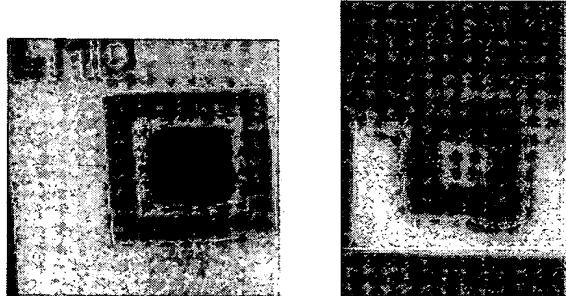
【図4】



【図5】



【図6】



【図7】



【書類名】要約書

【要約】

【課題】 合わせマーク機能を有し、且つ合わせマーク領域のボイドの問題を解決した半導体装置を提供すること。

【解決手段】 合わせマークは、矩形から4つの角部（4隅）を除外して得られる4本の辺からなるパターン形状を有するOUT-LINE100とIN-LINE110により構成される。OUT-LINE100, IN-LINE110は、金属からなり、そのパターン幅は0.6～0.8 $\mu$ mである。OUT-LINE100, IN-LINE110それぞれの上層にはこれらを覆うようにイリジウム系金属膜からなる酸化防止用のカバー膜120, 130が、それぞれが覆うOUT-LINE100とIN-LINE110のパターン幅より片側で1～数 $\mu$ m広い幅となるよう形成されている。

【選択図】 図1

特願 2003-318501

出願人履歴情報

識別番号 [000000295]

1. 変更年月日 1990年 8月22日

[変更理由] 新規登録

住 所 東京都港区虎ノ門1丁目7番12号  
氏 名 沖電気工業株式会社